

Family list

3 family member for: **JP1062617**

Derived from 1 application

1 ACTIVE MATRIX TYPE DISPLAY ELEMENT

Inventor: TAKATO SATOSHI; IMASHIRO
NOBUHIKO; (+1)

Applicant: ASAHI GLASS CO LTD

EC:

IPC: *G09F9/30; G02F1/133; G02F1/136* (+15)

Publication info: **JP1062617 A** - 1989-03-09

JP2046636C C - 1996-04-25

JP7066132B B - 1995-07-19

Data supplied from the **esp@cenet** database - Worldwide

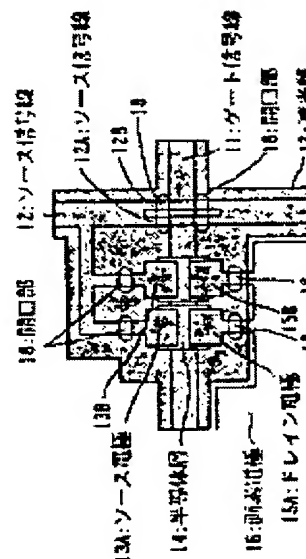
ACTIVE MATRIX TYPE DISPLAY ELEMENT

Patent number: JP1062617
Publication date: 1989-03-09
Inventor: TAKATO SATOSHI; IMASHIRO NOBUHIKO; YUKI MASAKI
Applicant: ASAHI GLASS CO LTD
Classification:
- international: *G09F9/30; G02F1/133; G02F1/136; G02F1/1368; H01L21/82; H01L27/12; H01L29/78; H01L29/786; G09F9/30; G02F1/13; H01L21/70; H01L27/12; H01L29/66; (IPC1-7): G02F1/133; G09F9/30; H01L21/82; H01L27/12; H01L29/78*
- european:
Application number: JP19870219032 19870903
Priority number(s): JP19870219032 19870903

Report a data error here

Abstract of JP1062617

PURPOSE:To enable the repair of a defects and the improvement in a display grade by forming an aperture to a light shielding part having the possibility of disconnecting electrodes when said part is irradiated with a laser beam, etc. **CONSTITUTION:**Two pieces of TFTs are provided in parallel to one picture element and source signal lines are separated to two pieces and are disposed to the intersected parts of the gate signal lines and source signal lines disposed in a matrix shape. The apertures 18 of the light shielding layer 17 are formed to the junctures of the source electrodes 13A, 13B and the source signal line 12 of the TFTs and the junctures of the drain electrodes 15A, 15B of the TFTs and picture element electrode 16 as well as both ends of the intersected parts of the source signal lines 12A, 12B and the gate signal line 11. The TFT with which a defect arises is then disconnected by projecting the laser light, etc., thereto from the aperture of the light shielding layer and the picture element is driven only by the other TFT, by which the spot defect of the picture element is prevented.



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭64-62617

⑫ Int.Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和64年(1989)3月9日

G 02 F 1/133
G 09 F 9/30
H 01 L 21/82
27/12
29/78

3 2 7
3 3 8

3 1 1

7370-2H
7335-5C
7925-5F
A-7514-5F
A-7925-5F

審査請求 未請求 発明の数 1 (全8頁)

⑭ 発明の名称 アクティブマトリックス型表示素子

⑮ 特 願 昭62-219032

⑯ 出 願 昭62(1987)9月3日

⑰ 発 明 者 高 藤 聡 神奈川県横浜市港南区港南2-24-31
⑰ 発 明 者 今 城 信 彦 神奈川県横浜市港南区東永谷3-21-19
⑰ 発 明 者 結 城 正 記 神奈川県秦野市南矢名1668-6
⑱ 出 願 人 旭硝子株式会社 東京都千代田区丸の内2丁目1番2号
⑲ 代 理 人 弁理士 樽村 繁郎 外1名

明 細 書

1. 発明の名称

アクティブマトリックス型表示素子

2. 特許請求の範囲

- (1) 透明絶縁性基板上に行列状に電極を配し、行列状の電極の交差点付近に発動素子を配し画素電極に接続し、その電極交差部または発動素子部に不良を生じた場合に修復するための重複配線構造を有し、その画素電極以外の少なくとも一部に遮光層を形成してなるアクティブマトリックス型表示素子において、その重複配線構造部分の遮光層が開口部を有していることを特徴とするアクティブマトリックス型表示素子。
- (2) 電極交差部において、一方の電極が複数に分離されている特許請求の範囲第1項記載のアクティブマトリックス型表示素子。
- (3) 電極交差部において、一方の電極に平行してかつ接続されていない予備電極が設けられている特許請求の範囲第1項記載のアクティブマトリックス型表示素子。

リックス型表示素子。

- (4) 発動素子が複数個形成されて並列接続されている構造を有する特許請求の範囲第1項記載のアクティブマトリックス型表示素子。
- (5) 発動素子が複数個形成されて、その内の一個の発動素子は接続され、他の発動素子は接続されていない構造を有する特許請求の範囲第1項記載のアクティブマトリックス型表示素子。
- (6) 遮光層が導電性材料で形成され、絶縁層を介して設けられている特許請求の範囲第1項～第5項のいずれか一項記載のアクティブマトリックス型表示素子。
- (7) 遮光層が金属材料である特許請求の範囲第6項記載のアクティブマトリックス型表示素子。
- (8) 遮光層がキャパシターとしても働く特許請求の範囲第6項または第7項記載のアクティブマトリックス型表示素子。
- (9) 発動素子がトランジスタである特許請求の範囲第1項～第8項のいずれか一項記載のアクティブマトリックス型表示素子。

(10) 半導体がシリコンである特許請求の範囲第1項～第9項のいずれか一項記載のアクティブマトリックス型表示素子。

(11) 表示が液晶によって行われる特許請求の範囲第1項～第10項のいずれか一項記載のアクティブマトリックス型表示素子。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、各画素毎に駆動素子を形成した駆動素子基板を用いたアクティブマトリックス型表示素子に関するものである。

[従来の技術]

最近OA機器端末やポータブルテレビ等の実現のために、平面ディスプレイの開発が盛んに行われている。

これを実現するための手段として行列状に電極を配した表示素子において、行列状電極の交差点近傍に駆動素子を配して、これによってスタティック駆動に近い表示素子の駆動を行う、いわゆるアクティブマトリックス方式が盛んに

研究開発されている。

このような目的に用いられる駆動素子の構造及び材料に関しては、種々の提案がなされている。

このような表示素子の代表例として薄膜トランジスタがあり、第2図に従来からよく知られている薄膜トランジスタ(TFT)を用いたアクティブマトリックス型液晶表示素子の各画素の回路図を示す。

この第2図において、21は液晶層であり、22は前記液晶層を駆動するための駆動素子であるスイッチング用のTFTである。23は液晶層を駆動するために必要な電圧をTFTのソースに供給するためのデータ線(ソース信号線)であり、24はTFTのゲートを制御するための選択信号線(ゲート信号線)である。25は表示特性を改善するためのキャパシタである。

また、第3図は、このTFTを1画素に2個ずつ形成し、冗長性を向上させた例の各画素の回路図を示している。

この第3図において、31は液晶層であり、32A、32Bは各画素に2個設けられたスイッチング用のTFTであり、33はデータ線であり、34は選択信号線であり、35は表示特性を改善するためのキャパシタであり、36はデータ線と選択信号線との交差点部分に設けられた並列接続された予備の選択信号線である。

このような冗長性を設けることにより、行列状に配置した電極(データ線と選択信号線)がその交差点で短絡したり、各画素に設けた駆動素子に欠陥があった場合に、その欠陥部分を切り離して使用することにより、その欠陥を補修し、表示素子として使用に耐えるものとすることができる。

具体的には、データ線と選択信号線との交差点部分で短絡を生じた場合には、2本の並列接続された選択信号線の短絡している方の選択信号線を切り離し、短絡していない方の選択信号線のみによって導通させることにより、データ線と選択信号線との短絡により生じる欠陥を

修復できる。

また、各画素の2個のTFTの内、一方のTFTに欠陥を生じた場合、その欠陥の生じたTFTのみを切り離し、残ったTFTで画素電極を駆動することにより、点欠陥を防止できる。

[発明の解決しようとする問題点]

TFT等の駆動素子を用いることで、画素毎に液晶層の駆動を行うことが可能になるので、視認性の良い、高密度情報表示が可能になる。しかし、1画素に少なくとも1個の駆動素子を大面積にわたって形成するためには、大面積にわたって均一に種々の膜を形成させる技術が必要とされる。種々の膜の中でも、素子特性を規定するということから半導体膜についての要求条件が最も厳しいものである。

この観点から考えた時に最適な半導体膜は、製造法を大型化することが容易なアモルファスシリコン等の薄膜半導体膜である。このような薄膜半導体膜を用いる場合には、光誘起電流の効果を無視して考えることは不可能である。

一方、液晶表示素子として一般的には透過型の表示素子が用いられており、薄膜半導体層の上下いずれの方向からも光が入射してくることを防ぐことは困難である。この光誘起電流を抑止するために、従来次ぎのような方法が提案されている。

①外部からの光の入射を防止するために、金属からなる遮光膜を形成する。

②光誘起電流を抑止するために、半導体層を極薄膜化し、全体として誘起されるキャリアの数を減少させる。

③光誘起電流を抑止できるような不純物を半導体層の中にドーピングし、光誘起電流を抑止する。

上記の②または③の方法は、光誘起電流を抑止する効果がないわけではないが、この効果と同時に能動素子の特性自体を劣化させる傾向もあり、非常に製造法が限定されるために量産を想定した場合に制約条件になる可能性を秘めている。そのために①の方法が主に用いられている。

本発明は、かかる問題点を解決すべくなされたものであり、透明絶縁性基板上に行列状に電極を配し、行列状の電極の交差点付近に能動素子を配し画素電極に接続し、その電極交差点または能動素子部に不良を生じた場合に修復するための重複配線構造を有し、その画素電極以外の少なくとも一部に遮光層を形成してなるアクティブマトリックス型表示素子において、その重複配線構造部分の遮光層が開口部を有していることを特徴とするアクティブマトリックス型表示素子を提供するものである。

本発明によれば、レーザー光線等の照射により電極を切り離す可能性のある部分の遮光層に開口部を形成することにより、欠陥を生じた際に、容易にレーザー光線等の照射により電極を切り離すことができ、欠陥の修復ができる。

なお、それにもかかわらず半導体層の遮光による光誘起電流の問題点を解決できるものであり、さらにこの遮光層と兼用して画素毎にキャパシタを形成することもでき表示品位が向上

一方、逆スタガー構造に代表されるような遮光層が能動素子の上から覆いかぶさるような構造のアクティブマトリックス基板においては、遮光層形成後、能動素子や行列状の電極の交差点に生じた欠陥が発見された場合、その修復が極めて困難であった。

即ち、欠陥の生じた配線やTFTをレーザー光線等により切り離す際に、切り離す部分に遮光層が形成されていると、レーザー光線等の照射によって、遮光層に邪魔されて切り離しが行けなかったり、遮光層と電極との間に短絡を生じ、新たな短絡を発生してしまうという問題点を有していた。

このように遮光層と電極とが積層されている部分では、レーザー光線等の照射によって欠陥部分の修復に際して、切り離しをスムーズにいかせるため、または切り離しにより積層されていた遮光層と電極とが短絡してしまうのを防ぐため、極めて面倒な操作を必要としていた。

〔問題を解決するための手段〕

し、また、ブラックマトリックスとして光の漏れによるコントラスト比低下という問題点も減少させることもできる。

以下の説明では、能動素子として薄膜トランジスタ(TFT)を例にして説明するが、TFT以外の能動素子であっても光誘起電流を生じ易い能動素子であれば本発明の効果を生じることができる。

以下図面を参照して説明する。

第1図は、本発明のアクティブマトリックス型表示素子の代表的な例の画素付近の平面図を示している。

第1図において、11はAl、Cr等のゲート信号線(兼ゲート電極)、12はAl、Cr等のソース信号線、12A、12Bはゲート信号線との交差点で2つに分離されたソース信号線、13A、13Bはソース信号線と同時に形成された2個のTFTのソース電極、14はアモルファスシリコン、ポリシリコン、単結晶シリコン、CdSe等の半導体層、15A、15Bは2個のTFTのAl、Cr等のドレイン

電極、16はドレイン電極に接続されたITO ($\text{In}_2\text{O}_3\text{-SnO}_2$)、 SnO_2 等の画素電極、17は遮光層、18は遮光層の開口部を示している。なお、第1図において、ハッチングで示した部分が本発明の遮光層の部分である。

この第1図のような平面図を有するアクティブマトリックス型表示素子のTFTをスタガー構造のTFTを例にとってその製法を説明する。

まず、ガラス、プラスチック等の絶縁性基板上に、ゲート電極をAl、Cr等の金属によって形成する。この後、SiON等のゲート絶縁膜、アモルファスシリコン(a-Si)等の半導体層及び金属-半導体接合部のコンタクト特性改善のためのa'-Si等の不純物添加半導体層を連続的に堆積する。その後、これら3層構造をパターニングし、島化する。さらに、ソース電極、ドレイン電極をAl、Cr等の金属によって形成し、このパターンのままチャンネル部分の不純物添加半導体層をエッチング除去してトランジスタを形成

する。その後、画素電極としてのITO、 SnO_2 等を堆積し、SiON等の絶縁膜及びAl、Cr等の金属等の遮光層を堆積し、パターニングしてアクティブマトリックス基板を製造する。

本発明では、アクティブマトリックス基板の冗長性を増すために、1画素に複数個の駆動素子を設けたり、行列状の電極の交差部に分離された電極を設ける。

第1図の例においては、1画素に2個のTFTが並列されて設けられているとともに、行列状に配置されたゲート信号線とソース信号線の交差部においてソース信号線が2本に分離されて配置されている。そしてこのTFTのソース電極13A、13Bとソース信号線12との接続部、TFTのドレイン電極15A、15Bと画素電極16との接続部及びソース信号線12A、12Bとゲート信号線11との交差部の両端に、遮光層17の開口部18が形成されている。

これにより、一方のTFTに不良が生じた場合には、遮光層の開口部からレーザー光等を照

射してその不良を生じたTFTを切り離し、他方のTFTのみで画素電極を駆動するようにすることにより画素の点欠陥を防止できる。例えば、第1図の例で左側のTFTに不良が発見された場合には、左側のTFTのソース電極13Aとソース信号線12との接続部及びドレイン電極15Aと画素電極16との接続部とを遮光層の開口部からレーザー光を照射して切断し、左側のTFTを切り離し、右側のTFTのみで画素電極を駆動するようにすれば良い。

同様にソース信号線とゲート信号線との交差部に短絡が生じた場合には、2つに分離されたソース信号線の短絡を生じた側のソース信号線を遮光層の開口部からレーザー光等を照射して切り離して使用することにより、ソース信号線とゲート信号線との短絡による欠陥を防止できる。例えば、第1図の例で左側のソース信号線12Aとゲート信号線11とに短絡が発生した場合には、左側のソース信号線12Aをその両端でソース信号線12から切り離し、右側のソース信

号線12Bで接続するようにすればよい。

このように本発明では、将来切断をする可能性のある部分の遮光層に開口部を設けているので、切断部が容易に判別できるとともに、レーザー光等の照射の邪魔にもならず、容易に切断が可能となる。さらに、遮光層に導電性材料が使用されていても、レーザー光等の照射による溶融により遮光層と電極との新たな短絡を生むこともない。

本発明の遮光層としては、半導体層部分に光が入射することを防止できるものであれば何でも良く、カーボン、酸化チタン顔料等を混入した着色インク、金属等種々の材料が使用可能である。

もっとも、この遮光層を駆動素子のキャパシタとして使用する場合には、遮光層自体を導電性材料とする。これにより、駆動がよりスタティック駆動に近いものとなり、表示品位が向上する。

また、導電性材料の中でも、金属材料または

その化合物を使用することにより、容易に真空系の能動素子製造工程の延長上で製造できる。特に、Al、Cr、Ti等の金属材料の膜が膜が容易で好適である。また、この遮光層は、1層であってもよいし、複層にされてもよい。

この遮光層は光の遮断ができる厚さであればよく、金属等の薄膜の場合と着色インクによる厚膜の場合とは異なるが、薄膜では200~1000nm程度、厚膜では1~5 μ m程度とされればよい。

なお、第1図の例では、能動素子としてのTFTは2個並列接続されたが、最初は1個のみが接続され、他方は、非接続状態で形成されていてもよい。具体的には、第1図の左側のTFTのみが最初は接続されており、この左側のTFTに不良を生じた場合には、その左側のTFTのソース電極13Aとソース信号線12との接続部及びドレイン電極15Aと画素電極16との接続部とを遮光層の開口部からレーザー光を照射して切断し、左側のTFTを切り離すとともに、

から切り離し、右側のソース信号線12Bを導電性材料の付与等によりソース信号線12に接続するようにすればよい。

本発明の遮光層は、少なくとも半導体層の露出部分、即ち、半導体層が電極等により遮光されていない部分には設けられるものであるが、より広い範囲にまで形成されていてもよい。

この遮光層は、画素電極の中心部を除いて他のほとんどの部分を覆っていても良く、前述したようにキャパシタとしても機能したり、画素電極以外からの光の漏れを防止するブラックマトリックスの機能を持たせたりしてもよい。この場合には、画素電極の周辺部内側まで遮光層が延長されていることとなり、ちょうど画素電極部分及び本発明の修復用の開口部のみが開口していることとなる。

この遮光層により、半導体層への光の入射を防止し、これにより光誘起電流が大幅に減少するので、表示の安定化に大きな効果を生じる。なお、TFTの下側からの光は、半導体層下側

右側の接続されていないTFTのソース電極13Bとソース信号線12とを導電性材料の付与等により接続し、さらにドレイン電極15Bと画素電極16とも導電性材料の付与等により接続し、右側のTFTを生かして使用するようにされてもよい。

同様にソース信号線とゲート信号線との交差部においても、2本の電極を並列接続しておくのではなく、単に夫々1本のソース信号線とゲート信号線と交差させておき、その後に予備の接続されていない予備電極を設けておくようにしてもよい。具体的には、第1図の例を参考にした場合、最初の状態では、ソース信号線がゲート信号線と交差している部分において、左側のソース信号線12Aのみがソース信号線12に接続されていて、右側のソース信号線12Bはソース信号線12に接続されていない状態にされている。そこで、もし左側のソース信号線12Aとゲート信号線とに短絡が生じた場合には、左側のソース信号線12Aをその両端でソース信号線12

のゲート電極によってその入射が防止されるので、この方向からの光の入射による光誘起電流の問題も生じない。

また、遮光層と画素電極の一部が対向するようにすることにより、キャパシタを構成して安定なスタティック駆動が可能となる。

なお、遮光層の下に設けられるSiON等の絶縁膜はある程度厚くすることが好ましい。具体的には200~1000nm程度とされればよい。

これは、あまり厚くしすぎると絶縁膜に内在する膜ストレスや膜中の不純物により能動素子の特性に悪影響を与えることがあるので、特に300~600nm程度とされることが好ましい。もちろん、この絶縁膜を複層にして連続して、または間を切って断続して異なる材料で形成しても良い。

以上の例では、能動素子を逆スタガー型TFTについて説明したが、他の構造の能動素子であっても適用できる。このため、構造によっては、本発明の遮光層を基板側、即ち、能動素子

の下側に形成することもある。

このようにして形成されたアクティブマトリックス基板と対向電極基板との間に液晶、エレクトロクロミック材料等の電気光学媒体を挟持して表示を行う。

本発明では、これらの外に種々の応用が可能であり、カラーフィルターを設けてカラー表示を行うことができる。このカラーフィルターはアクティブマトリックス基板側に設けてもよいし、対向電極基板側に設けてもよい。また、電極の上に形成してもよいし、電極の下に形成してもよく、印刷法、蒸着法、染色法等公知のカラーフィルター形成法が使用できる。本発明では、高コントラストとすることができるので、特にカラーの階調表示に好適である。

画素電極の形状も正方形、長方形、六角形、三角形、円形等にしてもよいし、表示色によって画素電極の大きさや形状を変えたりしてもよい。

また、液晶を特定の方向に配向させる配向

ーニングしてTFTの半導体層を形成した。次に、ソース電極、ソース信号線とドレイン電極とを形成するためにCrとAlを連続的に電子ビーム蒸着法で50nm厚となるように堆積し、パターニングしてソース電極とドレイン電極とを形成した。ここでTFTのチャネル部分に残されている n^+a -Si層を除去するために、ソース電極とドレイン電極のパターンを利用して選択的にエッチングした。

さらに、画素電極を形成するためのITOを50nm電子ビーム蒸着法により堆積し、リフトオフ法によってパターニングした。

さらにその上に、遮光層と電極との間を絶縁するための絶縁膜であるSiON膜をプラズマCVD法で400nmに堆積し、その後、遮光層としてAlを300nm蒸着して、パターニングして遮光層を形成した。

この実施例では、第1図に示したように、1画素に2個のTFTが形成され、並列接続されているとともに、ソース信号線とゲート信号線

膜、反射電極、偏光膜、強調電極膜等を積層してもよく、液晶中に2色性色素等を添加してもよく、周辺に駆動回路用の駆動素子を形成または駆動回路ICを取付する等してもよい。

この外、本発明の効果を損しない範囲内でアクティブマトリックス基板に用いられる他の構成が付加されていてもよい。

[実施例]

第1図のような配置で逆スタガー構造のTFTによるアクティブマトリックス基板を作成した。

まず、ガラス基板上にゲート電極兼ゲート信号線を形成するためのCrを50nm電子ビーム蒸着法により堆積して、エッチングしてパターニングした。次に、プラズマCVD法でゲート絶縁膜としてのSiON膜200nm及び半導体層としてのアモルファスシリコン(a -Si)膜100nm及び電極/半導体層接合部のコンタクト特性改善のための n^+a -Si膜50nmを連続的に堆積した。

その後、 n^+a -Si膜及び a -Si膜を選択的にパタ

との交差部では、ソース信号線が2分割されている配置を取っており、この接続部には、遮光層に開口部18が形成されている。

この実施例と比較のために、遮光層に開口部18が形成されていないアクティブマトリックス基板(比較例)も形成した。

この実施例と比較例の両方の基板について、レーザーを用いて、TFTの欠陥の補修と、ソース信号線とゲート信号線との交差部における短絡の補修を行った。

この結果、実施例の基板の補修は比較例の基板の補修に比して切断箇所が容易に判別でき、遮光層がレーザー光の照射の邪魔をしなく、作業性が良いものであった。

さらに、100個のこれらの欠陥の補修による新たな短絡の発生を調査したところ、実施例の補修では全く新たな短絡が発生しなかったのに対し、比較例の補修ではその半数以上に遮光層の金属膜と切断した電極膜との間の短絡が新たに発生した。

このように、本発明の実施例では、アクティブマトリックス基板の欠陥を容易に修復でき、その修復によって新たな欠陥を引き起こすことがなく、極めて生産性を向上させることができる。

この補修したアクティブマトリックス基板の両素電極上にポリイミドのオーバーコートを行い、ラビングして配向膜を形成した。他方、ガラス基板上にITOによる対向電極をパターニングし、その上にカラーフィルターを形成し、さらにその上にポリイミドのオーバーコートを行い、ラビングして配向膜を形成して対向電極基板を作成した。

この配向膜を有するアクティブマトリックス基板と対向電極基板とを電極面が相対向するように配置して周辺をシール材でシールして、内部に液晶を注入して、アクティブマトリックス型液晶セルを製造した。

このアクティブマトリックス型液晶セルの両面に一對の偏光膜を配置し、裏側に照明を設け

いものである。

さらに、レーザー光等による切断を行った場合においても、そのレーザー光照射による切断箇所には遮光層が存在していないので、遮光層に金属のような導電性材料を使用していたとしても、この遮光層と切断した電極との間での新たな短絡の発生という問題点を生じない。このため、補修により歩留まりが著しく向上する。

その結果、遮光層を単に半導体層の遮光層としてのみでなく、キャパシタとしても、またブラックマトリックスとしても使用でき、表示素子の特性を大幅に向上させることができる。

即ち、遮光層により半導体層に光が入射にくくされているため光誘起電流の増加が抑止され、半導体層への光の入射による熱動作が抑止され、かつ、この遮光層をキャパシタとしても使用することにより駆動電圧のシフトの程度が少なくなり安定な駆動が可能となり、さらに両素電極以外の表示に関係のない部分も遮光層で覆ったブラックマトリックス構造とすることにより

透過型のアクティブマトリックス型液晶表示素子を製造した。

この実施例の液晶表示素子は、遮光層を設けたことにより半導体層に光が入射しにくくされているため光誘起電流の増加が抑止され、かつこの遮光層をキャパシタとしても活用したことにより駆動電圧のシフトの程度が少なくなり安定な駆動が可能となり、さらに不完全ではあるが半導体層以外の表示に関係のない部分も遮光層で覆ったブラックマトリックス構造としたことにより非放射光透過光によるコントラストの低下が抑止されることとなり、表示品位の改善効果が見られた。

[発明の効果]

本発明では、アクティブマトリックス基板に冗長性を付与し、かつその部分を切り離した場合は接続可能のように遮光層に開口部を形成しているため、補修が必要な際に切断または接続する箇所が容易に判別でき、遮光層がレーザー光の照射の邪魔をしなく、修復作業の作業性が良

より不要な非放射光透過光が減少し、コントラストの低下が抑止されるという利点も生じる。また、これらを全て1つの遮光層で兼用できるため、1工程で同時に形成でき、極めて生産性が高いものである。

本発明は、このほか、本発明の効果を損しない範囲内で種々の応用が可能なるものである。

4. 図面の簡単な説明

第1図は、本発明の代表的な例のアクティブマトリックス基板の平面図である。

第2図及び第3図は、能動素子にTFTを用いた例の各素子の回路図である。

ゲート信号線	: 11
ソース信号線	: 12
ソース電極	: 13
半導体層	: 14
ドレイン電極	: 15
両素電極	: 16
遮光層	: 17
開口部	: 18

代理人 森村 繁



